

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-070716

(43)Date of publication of application : 11.04.1986

(51)Int.Cl.

H01L 21/205

H01C 10/10

H01L 29/84

(21)Application number : 59-192336

(71)Applicant : NAGANO KEIKI SEISAKUSHO:KK

(22)Date of filing : 13.09.1984

(72)Inventor : SHIOIRI HISATOKU
KIUCHI MITSUHIRO
TAKAYAMA MINEO
HONMA TOSHIO
NAGASAKA HIROSHI
KANEKO YOSHIKAZU

(54) MANUFACTURE OF SILICON THIN FILM PIEZO RESISTANCE ELEMENT

(57)Abstract:

PURPOSE: To obtain a crystallinity silicon thin film piezo resistance element having excellent characteristic by introducing hydrogenated boron into hydrogenated silicon gas, and varying the reaction condition.

CONSTITUTION: A substrate is placed in plasma atmosphere produced of hydrogenated silicon gas which contains hydrogenated boron, and a crystalline silicon thin film is precipitated as a piezo resistance material. The boron of the hydrogenated silicon gas operates as a catalyst to improve the crystallinity of the silicon thin film, and operates as an impurity for improving the conductivity and the temperature characteristics of the resistance element. The crystallinity of the thin film is improved by the catalytic and impurity operations of the boron to increase the mobility (μ), and the conductivity and the temperature characteristic such as using temperature range of the thin film can be improved. Thus, the thin film of the piezo resistance element obtained under the optimum producing conditions has a preferential orientation and exhibits remarkably piezo resistance effect.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)【発行国】日本国特許庁(JP)

(12)【公報種別】特許公報(B2)

(11)【公告番号】特公平6-70969

(24)(44)【公告日】平成6年(1994)9月7日

(54)【発明の名称】シリコン薄膜ピエゾ抵抗素子の製造法

(51)【国際特許分類第5版】

H01L 21/205

H01C 10/10 Z

H01L 29/84 Z 9278-4M

【発明の数】1

【全頁数】6

(21)【出願番号】特願昭59-192336

(22)【出願日】昭和59年(1984)9月13日

(65)【公開番号】特開昭61-70716

(43)【公開日】昭和61年(1986)4月11日

(71)【出願人】

【識別番号】99999999

【氏名又は名称】株式会社長野計器製作所

【住所又は居所】東京都大田区東馬込1丁目30番4号

(72)【発明者】

【氏名】塩入 久徳

【住所又は居所】長野県上田市大字古安曾526-4

(72)【発明者】

【氏名】木内 光宏

【住所又は居所】長野県上田市上田1262-15

(72)【発明者】

【氏名】高山 峰男

【住所又は居所】長野県上田市下之郷乙557-1

(72)【発明者】

【氏名】本間 敏男

【住所又は居所】長野県上田市大字古安曾1716

(72)【発明者】

【氏名】長坂 宏

【住所又は居所】長野県上田市大字小牧646-3

(72)【発明者】

【氏名】金子 嘉一

【住所又は居所】長野県埴科郡戸倉町大字若宮黒彦1305-112

(74)【代理人】

【弁理士】

【氏名又は名称】石川 泰男 (外2名)

【審査官】山本 一正

【特許請求の範囲】

【請求項1】水素化ケイ素と水素化ホウ素とのモル比が100:0.01~100:2である、水素化ホウ素を含む水素化ケイ素ガスより生成されたプラズマ雰囲気下に電氣的絶縁基板を置き、この基板温度を500~600℃とし、該基板上にピエゾ抵抗材料として結晶性シリコン薄膜を析出させることを特徴とするシリコン薄膜ピエゾ抵抗素子の製造法。

【請求項2】結晶性シリコン薄膜は、その結晶面

(220) が基板面に対し実質的に垂直に配向されている、特許請求の範囲第1項記載のシリコン薄膜ピエゾ抵抗素子の製造法。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は半導体ピエゾ抵抗素子に関し、詳細には、プラズマ CVD (Chemical Vapour Deposition) 法を応用して基板上に結晶性シリコン薄膜を形成することから成る半導体ピエゾ抵抗素子の製造法に関する。

〔従来技術〕

従来から、半導体ピエゾ抵抗素子を製造する方法には種々のものがある。例えば、単結晶を矩形状に切断して得る方法および真空蒸着などの PVD (Physical Vapour Deposition) 法により薄膜を形成して得る方法などがある。これらの方法により得られるピエゾ抵抗素子は、起歪部 (例えば、金属板、ベローズ、金属ダイヤフラムなど) に感圧部として貼着、接着または蒸着され、その起歪部の歪みの変化に基づくその素子の比抵抗変化 (ピエゾ抵抗効果) を利用するものであり、圧力センサーなどに応用される。

さらに、単結晶基板内に基板と異種タイプの拡散層を形成して半導体ピエゾ抵抗素子を製造する方法がある。この方法により得られた単結晶基板では、ピエゾ抵抗素子が形成される半導体基板そのものが起歪部として働き、半導体基板内の拡散層がピエゾ抵抗素子となる。

〔発明が解決しようとする問題点〕

単結晶切断および真空蒸着の前二者の方法によるピエゾ抵抗素子は、抵抗およびゲージ率についての温度係数が小さくかつ使用温度範囲が広いという利点を持つが、これらの方法によって能動機能を持つ IC にすることができない。これに対し、後者の拡散法ではピエゾ抵抗素子の量産・IC 化が可能である。しかしながら、この方法による素子には、基板とピエゾ抵抗素子とが p-n 接合分離 (逆バイパス) されているものの、温度依存性のあ

る飽和電流がその接合に流れるために素子の使用温度範囲に限界がある。更にこの拡散法により形成されたピエゾ抵抗素子では、この抵抗及びゲージ率の温度係数が夫々2000ppm/℃、-1000ppm/℃であり、共に大きい。したがって、外付又は同時に形成されたトランジスタ等の能動素子あるいは感温抵抗により温度補償を行なう必要があり、製作工程の複雑化、素子点数の増加による信頼性の低下や応答性の劣化を引き起こす。

本発明の目的は、上述の欠点を解消して、広い使用温度範囲などの優れた特性を備えるピエゾ抵抗素子を IC 化することのできる製造法を提供することである。

〔問題点を解決するための手段〕

IC および LSI などの製造における薄膜形成技術の一つとしてプラズマ CVD 法がある。このプラズマ CVD 法は、例えば反応ガスに高周波電界を印加し、その電氣的エネルギーを利用してガスを活性化し、このプラズマ中で気体状物質が反応して比較的低温で基板表面に薄膜を析出させる方法である (参照、菅野卓雄編著「半導体プラズマプロセス技術」、(昭 55.7.10)、産業図書、p50~60)。

このプラズマ CVD 法を利用して、水素化ケイ素から約300℃の低温で非晶質シリコン薄膜を得る方法があった。この方法により形成されたシリコン薄膜は太陽電池用素材として実用化されているが、非晶質であり、耐熱性に乏しく信頼性に欠けるためにピエゾ抵抗素子用としては不向きである。

しかしながら、その水素化ケイ素ガスに水素化ホウ素を導入し、また、反応条件などを変えることにより、意外にも、優れた特性を有する結晶性シリコン薄膜ピエゾ抵抗素子が得られることを見出し本発明を完成する到った。

すなわち、本発明のシリコン薄膜ピエゾ抵抗素子の製造方は、水素化ホウ素を含む水素化ケイ素ガスより生成されたプラズマ雰囲気下に基板を置き、該基板上にピエゾ抵抗材料として結晶性シリコン薄膜を析出させることを特徴とするものである。

本発明の好ましい態様において、析出時の基板温度を少なくとも450℃とすることができる。

さらに、本発明の一態様において、基板を電氣的絶縁基板とすることができる。

本発明の一態様において、プラズマの調製に用いる水素化ケイ素と水素化ホウ素とのモル比を100:0.01~100:2とすることができる。

本発明の一態様において、結晶性シリコン薄膜は、その結晶面(220)が基板面に対し実質的に垂直に配向したものとすることができる。

[発明の効果]

本発明の範囲を限定する意図ではないが、本発明に従って水素化ケイ素ガスに含められたホウ素は、シリコン薄膜の結晶性を向上させる触媒として働き、抵抗素子の伝導率および温度特性を適切なものにする不純物として働くと考えられる。いずれにしても、本発明によって次の効果が得られる。

(a) ホウ素の触媒作用および不純物作用によって、シリコン薄膜の結晶性が向上して移動度(μ)が大きくなるとともに、薄膜の伝導率および使用温度範囲などの温度特性を良好なものとすることができる。したがって、本発明に従う方法により最適生成条件下に得られたピエゾ抵抗素子のシリコン薄膜は優越配向を有しかつ顕著なピエゾ抵抗効果を示す。

(b) 本発明においてプラズマCVD法を応用するので、本発明によるピエゾ抵抗素子をIC化することができ、したがって、本発明によるピエゾ抵抗素子を単に圧力センサーに利用するのみならず、IC化して例えばTFTなどにも応用することができる。

[発明の具体的説明]

本発明において、シリコン薄膜の形成はプラズマCVD法を応用して、すなわちプラズマエンハンスメントによる熱分解法を用いて行なわれる。このプラズマCVD法のパラメーター(例えば、雰囲気温度、ガス成分および濃度、基板温度、圧力、流量、反応容器の形状、処理時間、反応系の清浄度など)を、所望のピエゾ抵抗素子の特性、用途、形状等に応じて適宜変更することができる。

本発明において、プラズマ発生に用いられる反応ガスは、水素化ケイ素ガスおよび水素化ホウ素ガスである。これらの反応ガスは混合して、もしくは別々に反応容器に導入される。水素化ケイ素と水素化ホウ素との組成比は、形成する膜の性質などに応じて適宜変更することができるが、例えば、水素化ケイ素と水素化ホウ素とのモル比で、100:0.01~100:2、好ましくは100:0.1~100:0.8である。すなわち、第5図は、水素化ホウ素と水素化ケイ素のモル比と低効率の関係を基板温度を500℃、550℃、600℃と変化させて測定した結果である。シリコン薄膜を歪ゲージとして使用する場合、シリコン薄膜の抵抗率は $10^{-1}\Omega\text{cm}$ 以下でなければ実用にならない。すなわち、歪ゲージの形状はダイヤフラム上の歪の分布で定められ、その大きさには制限がある。また、大きさが制限される

と、実用となる歪ゲージの抵抗範囲(通常100~10000 Ω)に納めるには、シリコン薄膜の抵抗率は $10^{-1}\Omega\text{cm}$ 以下である必要があり、通常は $10^{-2}\Omega\text{cm}$ 以下で使用している。この条件を満足するモル比は基板温度550℃、600℃では100:0.01(1×10^{-2})以上、基板温度500℃では100:0.1(1×10^{-1})以上であることが判る。また、モル比が1:1以上になると、水素化ホウ素の固溶限に近くなり、低効率は飽和状態となり、これ以上組成比を変化させても低効率を変化できなくなるので、ほぼ100:2が上限となる。反応ガスに対するキャリアガスとしては、例えば H_2 、Ar、Heなどがある。

本発明において、プラズマ中の化学種の状態は、プラズマの発生法、ガスの圧力等により異なり、イオン、電子、中性分子、原子などがその種として存在すると考えられるが、本明細書においてプラズマは例えば高周波電界が印加されてその電気エネルギーによって活性化された反応ガスを指すものとする。

本発明の方法を実施するために用いることのできるプラズマCVD装置には、誘導結合方式および容量結合方式のものがある(前掲「半導体プラズマプロセス技術」、p101~204よりプラズマ装置の詳細を参照し、その記載を本発明に含める)。

本発明の方法において、析出時の基板温度はピエゾ抵抗素子の特性に応じて変更できるが、例えば400℃以上、好ましくは450℃以上、より好ましくは480℃以上、さらに好ましくは500℃~650℃である。これらの温度限界未満の温度で得られたシリコン薄膜では結晶性がよくない為であり、他方上限の温度以上で得られたシリコン薄膜では膜の熱的損傷が増大するからである。

本発明において用いられ基板は、所望のピエゾ抵抗素子の特性、用途、形状等に応じてその材質、形状、寸法、電気的特性を適宜変更することができるが、金属酸化物(例えば SiO_2)などの絶縁材よりつくられたものあるいはそのような絶縁体で覆われたものであることが望ましい。

本発明に従ってシリコン薄膜が析出した基板は、例えば第1図(a)に示すように SiO_2 の絶縁層2の上にシリコン薄膜1が積層されたものである。絶縁層2の下層に支持体として金属板3が設けられている。析出後、従来の技術に依ってピエゾ抵抗素子に加工される。第1図

(a)に示す薄膜形成基板からエッチング加工および電極接続されたピエゾ抵抗素子の一例を第1図(b)に示す。

[実施例]

次に実施例により本発明をさらに詳細に説明する。

誘導結合方式のプラズマ CVD 装置を用いて、反応容器に導入された反応ガスを活性化し、絶縁基板上にシリコン薄膜を析出させた。

石英管（外径 42mm）の外側に誘導コイルが巻かれた反応管の一端から真空ポンプで排気する。その反応管内のテーブル上に基板が配置されている。その実施例で用いられた基板は金属板上に SiO_2 層が形成された絶縁基板であった。

反応管の他端から、 SiH_4 ガス（ H_2 90% 希釈）と B_2H_6 ガス（1500ppm、 H_2 希釈）とを管内に導入し、 SiH_4 と B_2H_6 との割合が 100:0.76 である混合ガスを反応ガスとして用いた。 SiH_4 と B_2H_6 の流量はニードルバルブで微調整されて、夫々 59SCCM（20℃ 1 気圧での 1 分間あたりの cm^3 ）、30SCCM であった。また、管内の圧力を約 2.6Torr に設定した。この真空度は、ピラニー真空計を排気側に設けて測定した。R.F. 電力を 30 (W) に、基板温度 (T_s) を 450℃ に設定した。この処理を 15 分間行ない、所望のピエゾ抵抗素子を調製した。

さらに、基板温度 (T_s) を 500℃、550℃、575℃、600℃、625℃、650℃ に各々変えて、上述の実施例と同様にピエゾ抵抗素子を調製した。

得られた抵抗素子について X 線回折を行ない、その結果を第 2 図 (a) に示す。さらに、歪みに対する抵抗変化率 ($\Delta R/R$) を測定し、その結果を第 3 図に示す。また、周囲温度に対するゲージ率変化および素子抵抗の周囲温度依存性を測定し、その結果を第 4 図の (a) および (b) に各々示す。

本発明と対比するために、水素化ホウ素を含まない反応ガスを用いて、シリコン薄膜形成を行なった。得られた基板について X 線回折を行ない、その結果を第 2 図 (b) に示す。

第 2 図 (a) の X 線回折スペクトルから判かるように、本発明によるシリコン薄膜は結晶性が高く、さらに基板温度 (T_s) が 500℃ 以上になるとシリコン薄膜が (220) におけるピエゾ抵抗係数は大きく、したがって、本発明に依るピエゾ抵抗係を用いた圧力センサーでは、その面内に歪みを加えると大きな抵抗変化として出すことができる。

第 2 図 (a) と (b) との対比から明らかなように、水素化ホウ素を添加しない場合は本発明における配向性が全く現われず、単に多結晶化傾向があるにすぎない。

第 3 図に歪みに対する抵抗変化率が示される。ホウ素添加のためにこのシリコン薄膜は p 型伝導を示し、抵抗変

化率 ($\Delta R/R$) は引張りに対し増大、圧縮に対して減少する。この図から判かるように、本発明によるピエゾ抵抗素子は歪みに対する直線性を有している。

第 4 図 (a) では周囲温度に対するゲージ率変化が示される。この図から、基板温度約 500℃ で形成されたシリコン薄膜は正の周囲温度依存性を、また基板温度約 575℃ 以上での薄膜は負の周囲温度依存性を有している。

第 4 図 (b) では素子抵抗の周囲温度依存性が示される。この図から、その依存性が、生成基板温度、不純物添加の影響を受け、負、正、或いは零となることがわかる。

第 4 図 (a) および (b) の結果から明らかなように、本発明による素子のゲージ率および抵抗に関する温度係数は従来の拡散法による素子のもものと比べて 1 桁小さく、したがって、本発明のピエゾ抵抗素子は広い使用温度範囲を持つことがわかる。

前記実施例においては、p 型伝導シリコン薄膜について述べられているが、本発明は水素化リン等を用いて作成した n 型伝導のシリコン薄膜についても適用しうる。また、不純ガスとして B_2H_6 を用いているが、この代わりに PH_3 又は AsH_3 ガスを用いることもでき、更に、 SiH_4 ガスの代わりに SiF_4 、 SiCl_4 等のガスを用いることもできる。

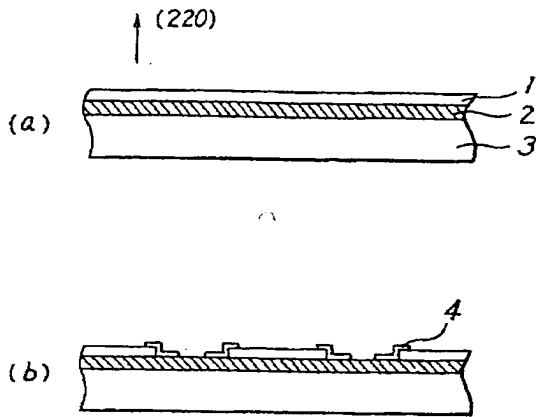
【図面の簡単な説明】

第 1 図 (a) はシリコン薄膜が析出された基板の断面図、第 1 図 (b) は第 1 図 (a) の基板からエッチング加工されたピエゾ抵抗素子の断面図、第 2 図 (a) は本発明によるシリコン薄膜の X 線回折図、第 2 図 (b) は水素化ホウ素を含まない反応ガスを用いたシリコン薄膜の X 線回折図、第 3 図は歪み抵抗特性を示す図、第 4 図

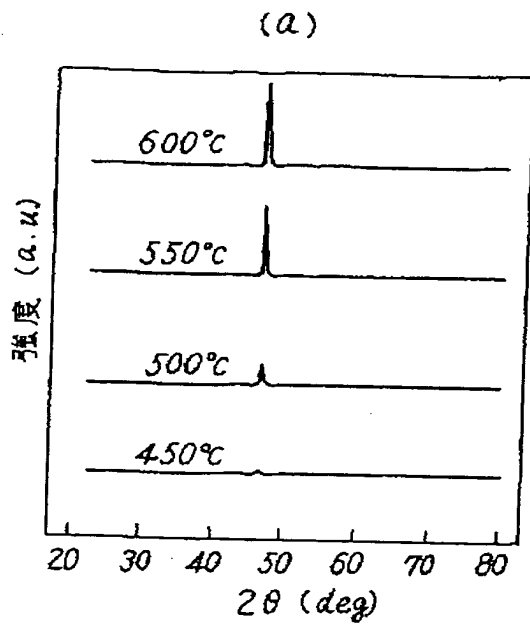
(a) および (b) は各々ゲージ率および低効率の温度特性図、第 5 図は水素化ケイ素モル量を 100 とした場合の水素化ホウ素と水素化ケイ素のモル比に対する低効率の変化を示す。

1 ……シリコン薄膜、2 ……絶縁基板、3 ……金属板、4 ……電極。

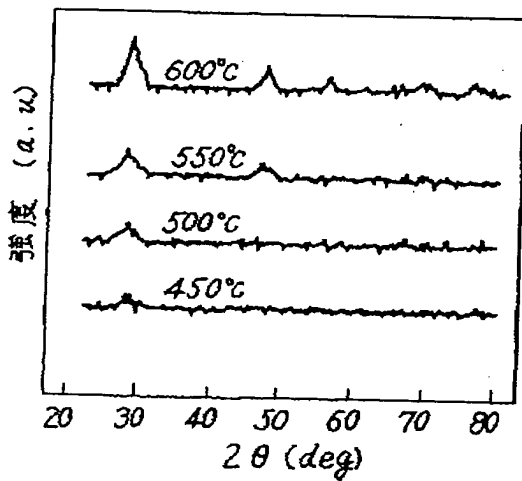
【第1図】



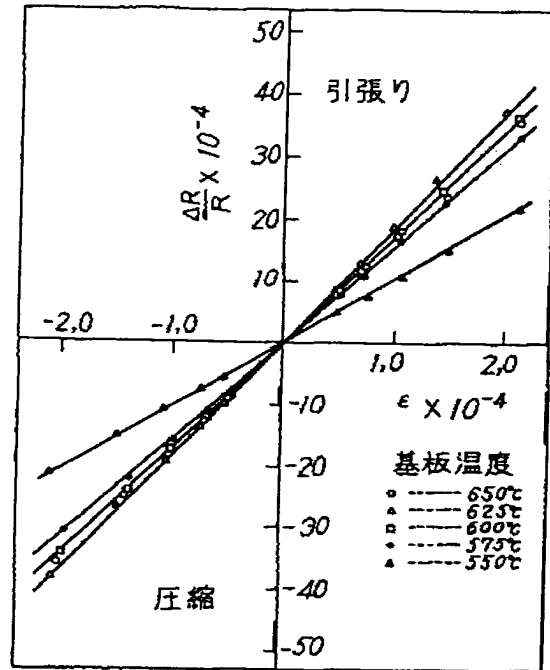
【第2図】



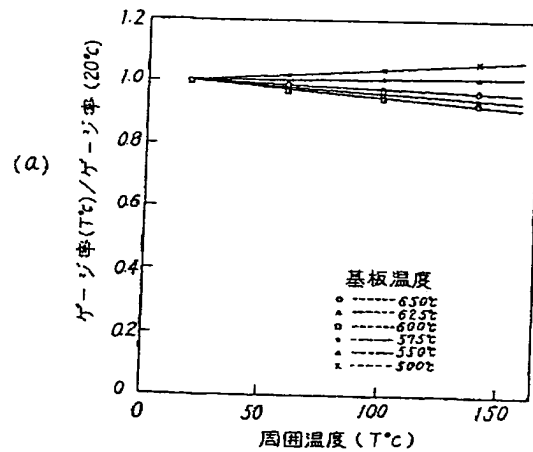
(b)



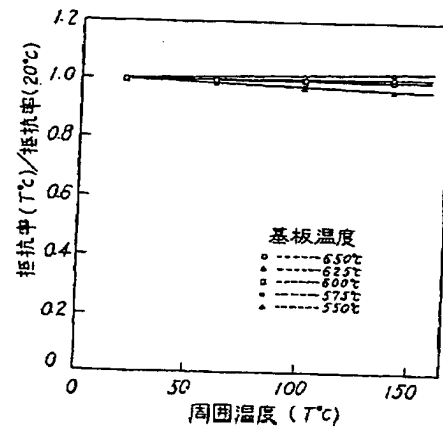
【第3図】



【第4図】



(b)



【第5図】

